

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-077989

(43)Date of publication of application : 23.03.2001

(51)Int.CI.

H04N 1/19
G06T 1/00

(21)Application number : 11-250381

(71)Applicant : CANON INC

(22)Date of filing : 03.09.1999

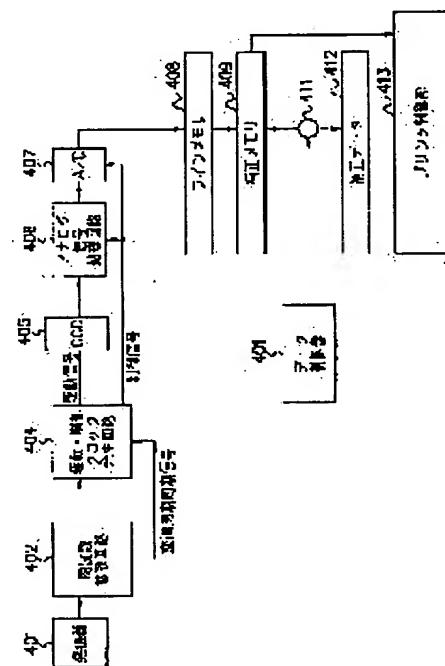
(72)Inventor : HIROMATSU KENJI

(54) IMAGE-FORMING DEVICE, AND METHOD THEREFOR, AND COMPUTER-READABLE STORAGE MEDIUM

(57)Abstract:

PROBLEM TO BE SOLVED: To eliminate a beat noise corresponding to a frequency spread period which are caused when a clock with frequency spread is used for processing of an analog signal, such as a CCD output signal.

SOLUTION: A frequency spread circuit 402 continuously frequency-modulates a reference clock with a prescribed frequency oscillated from an oscillator 401 at a prescribed period. A drive/control clock generating circuit 404 uses the frequency-modulated clock to generate a clock which includes a drive signal and a control signal synchronously with the prescribed period. A CCD 405 reads an image of an original in the main scanning direction by each line and outputs an image signal. In this case, the read period by each line is selected to be an integral multiple of the prescribed period.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-77989

(P2001-77989A)

(43)公開日 平成13年3月23日(2001.3.23)

(51)Int.Cl.⁷

H 04 N 1/19
G 06 T 1/00

識別記号

F I

テ-マコ-ト(参考)

H 04 N 1/04
G 06 F 15/64

1 0 3 Z 5 B 0 4 7
3 2 5 D 5 C 0 7 2

審査請求 未請求 請求項の数11 OL (全 9 頁)

(21)出願番号 特願平11-250381

(22)出願日 平成11年9月3日(1999.9.3)

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 広松 審司

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74)代理人 100090273

弁理士 國分 孝悦

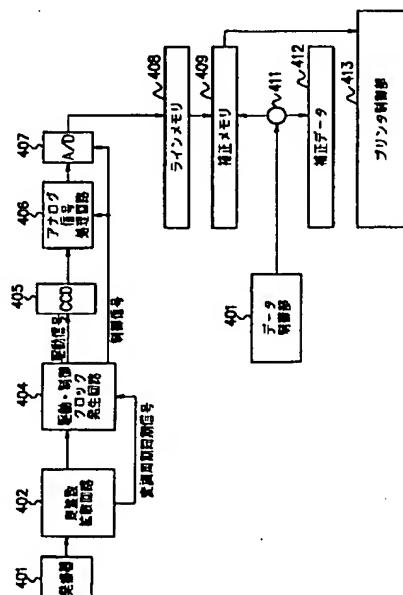
Fターム(参考) 5B047 AA02 BB02 CA05 CB17
SC072 AA01 EA05 FB08 FB23 KA01
UA11 UA16

(54)【発明の名称】 画像形成装置、方法及びコンピュータ読み取り可能な記憶媒体

(57)【要約】

【課題】 周波数拡散されたクロックをCCD出力信号等のアナログ信号の処理に用いる場合に発生する周波数拡散周期に対応したビートノイズを除去する。

【解決手段】 周波数拡散回路402は、発振器401で発振された所定周波数の基準クロックを所定周期で連続的に周波数変調する。駆動・制御クロック発生回路404は、周波数変調されたクロックを用いて駆動信号及び制御信号を含むクロックを、上記所定周期に同期して発生する。CCD405は、原稿画像を主走査方向にライン毎に読み取り、画像信号を出力する。その場合、上記ライン毎の読み取り周期を上記所定周期の整数倍とする。



【特許請求の範囲】

【請求項1】 駆動クロックにより動作され原稿画像を主走査方向にライン毎に読み取って画像信号を出力する画像読み取り手段と、

所定周波数の基準クロックを発振する発振手段と、

上記基準クロックを所定周期で連続的に周波数変調する周波数拡散手段と、

上記周波数変調されたクロックを用いて上記駆動クロックを含む制御クロックを発生するクロック発生手段とを設け、

上記画像読み取り手段は、少なくとも1画面を読み取る間、上記所定周期の周波数変調の位相が、上記ライン毎に同じ位置で固定されるように維持しながら読み取りを行うことを特徴とする画像形成装置。

【請求項2】 上記ライン毎の読み取り周期が上記所定周期の整数倍であることを特徴とする請求項1記載の画像形成装置。

【請求項3】 上記周波数拡散手段は、上記所定周期に同期する信号を出力し、この信号と上記ライン毎の読み取り周期とを同期させることを特徴とする請求項1記載の画像形成装置。

【請求項4】 上記所定周期を所望の値に制御する制御手段を設けたことを特徴とする請求項1記載の画像形成装置。

【請求項5】 上記制御クロックにより制御され、上記画像信号を処理する信号処理手段を設けたことを特徴とする請求項1記載の画像形成装置。

【請求項6】 駆動クロックに基づいて原稿画像を主走査方向にライン毎に読み取って画像信号を出力する画像読み取り手順と、

所定周波数の基準クロックを発振する発振手順と、

上記基準クロックを所定周期で連続的に周波数変調する周波数拡散手順と、

上記周波数変調されたクロックを用いて上記駆動クロックを含む制御クロックを発生するクロック発生手順とを設け、

上記画像読み取り手順は、少なくとも1画面を読み取る間、上記所定周期の周波数変調の位相が、上記ライン毎に同じ位置で固定されるように維持しながら読み取りを行うことを特徴とする画像形成方法。

【請求項7】 上記ライン毎の読み取り周期が所定周期の整数倍であることを特徴とする請求項6記載の画像形成方法。

【請求項8】 上記所定周期に同期する信号を生成する生成手順と、上記信号と上記ライン毎の読み取り周期とを同期させる同期手順とを設けたことを特徴とする請求項6記載の画像形成方法。

【請求項9】 上記所定周期を所望の値に制御する制御手順を設けたことを特徴とする請求項6記載の画像形成方法。

【請求項10】 上記制御クロックに基づいて上記画像信号を処理する信号処理手順を設けたことを特徴とする請求項6記載の画像形成方法。

【請求項11】 所定周波数の基準クロックを発振する発振処理と、

上記基準クロックを所定周期で連続的に周波数変調する周波数拡散処理と、

上記周波数変調されたクロックを用いて制御クロックを発生するクロック発生処理と、

上記制御クロックに基づいて原稿画像を主走査方向にライン毎に読み取り、その際、少なくとも1画面を読み取る間、上記所定周期の周波数変調の位相が、上記ライン毎に同じ位置で固定されるように維持しながら読み取り、画像信号を出力する画像読み取り処理とを実行するためのプログラムを記憶したコンピュータ読み取り可能な記憶媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、信号処理に周波数拡散されるクロックを用いる複写機、スキャナ、FAX等の画像形成装置、方法及びそれらに用いられるコンピュータ読み取り可能な記憶媒体に関するものである。

【0002】

【従来の技術】 従来の画像形成装置においては、発振精度の高いクロック発振器で生成された制御・駆動クロックを用いたシステム設計が主流であった。しかし、装置の動作時に発生する放射ノイズの抑制を求める規制が年々厳しくなっており、その対策として、見かけ上の発振精度を故意に低くした周波数拡散技術が知られている。

【0003】 周波数拡散技術は、周期的に発振周波数を連続的に変化させることによって、放射ノイズのピークを積分的に低下させる効果を持ち、周波数拡散されたクロックに基づいて生成された制御・駆動クロックにおいては位相関係が保存されるため、デジタルシステムにおいては、特殊な場合を除き正常動作を行うことができる。

【0004】

【発明が解決しようとする課題】 上記周波数拡散技術をアナログ信号処理に使用した場合、例えば、CCD等のようなデジタルクロックにより駆動され、かつクロックの位相関係とパルス幅に関連したアナログ信号波形が outputされるデバイスの出力信号を処理する場合、周波数拡散の周期とCCDの駆動周期との同期が取れないと、CCD駆動クロックの周波数拡散の影響によって微妙に変化するCCD出力信号波形とサンプリング位置のデータ変動の影響から、周波数拡散の周期に応じたビート信号が発生し、画像形成時に基準信号(H SYNC)と非同期なビート画像が発生することがあるという問題があった。

【0005】 本発明は、上記の問題を解決するために成

されたもので、周波数拡散を用いたアナログ信号処理によって発生する不要なビートノイズを削減し、良好な画像形成を実現することを目的としている。

【0006】

【課題を解決するための手段】上記の目的を達成するために、本発明による画像形成装置においては、駆動クロックにより動作され原稿画像を主走査方向にライン毎に読み取って画像信号を出力する画像読み取り手段と、所定周波数の基準クロックを発振する発振手段と、上記基準クロックを所定周期で連続的に周波数変調する周波数拡散手段と、上記周波数変調されたクロックを用いて上記駆動クロックを含む制御クロックを発生するクロック発生手段とを設け、上記画像読み取り手段は、少なくとも1画面を読み取る間、上記所定周期の周波数変調の位相が、上記ライン毎に同じ位置で固定されるように維持しながら読み取りを行なうようにしている。

【0007】また、本発明による画像形成方法においては、駆動クロックに基づいて原稿画像を主走査方向にライン毎に読み取って画像信号を出力する画像読み取り手順と、所定周波数の基準クロックを発振する発振手順と、上記基準クロックを所定周期で連続的に周波数変調する周波数拡散手順と、上記周波数変調されたクロックを用いて上記駆動クロックを含む制御クロックを発生するクロック発生手順とを設け、上記画像読み取り手順は、少なくとも1画面を読み取る間、上記所定周期の周波数変調の位相が、上記ライン毎に同じ位置で固定されるように維持しながら読み取りを行なうようにしている。

【0008】さらに、本発明による記憶媒体においては、所定周波数の基準クロックを発振する発振処理と、上記基準クロックを所定周期で連続的に周波数変調する周波数拡散処理と、上記周波数変調されたクロックを用いて制御クロックを発生するクロック発生処理と、上記制御クロックに基づいて原稿画像を主走査方向にライン毎に読み取り、その際、少なくとも1画面を読み取る間、上記所定周期の周波数変調の位相が、上記ライン毎に同じ位置で固定されるように維持しながら読み取りを行い、画像信号を出力する画像読み取り処理とを実行するためのプログラムを記憶している。

【0009】

【発明の実施の形態】以下、本発明の実施の形態を図面と共に説明する。図5は画像形成装置における一般的な周波数拡散部の概略図である。図5において、101は通常用いられる水晶発振器や水晶発振子等を用いた発振器である。近年ではプログラム可能な発振器もみられ、はじめから周波数拡散回路102を含んだ発振器の構成も考え得られる。

【0010】この発振器101は、図6(104)のA, B, C, D, E, F, G, H, Iに示すように、発振精度が100PPMや50PPMといった高精度のものを選定することが一般的であった。これに対して、周

波数拡散回路102は、図6(105)に示すように、(104)のクロックの周波数を少しづつ変化させながら発振させている。

【0011】イメージとしては、図6(106)に図示されている。即ち、基準周波数(発振器101の発振周波数)を中心として、周波数計算で±0.5%や±1.0%等の所定の変化幅で滑らかに推移するように制御されている。

【0012】但し、一般的にこの周波数拡散回路102は規則正しい周波数拡散周期を持っており、図6(106)の例のようにクロックの周期が短くなる方向(高周波側への変調)に所定の変調幅分だけ変化した後、同じ特性カーブに沿って、クロック周期が長くなる方向(低周波側への変調)に所定の変調幅分だけ変化するといった変調サイクルを繰り返し、基本周波数での発振へ戻る。つまり、周波数拡散の周期毎に基準周波数と位相が合うタイミングが発生することになる。

【0013】発振器101の基準周波数と周波数拡散回路102で周波数拡散を行ったクロックとで放射ノイズを比較した結果として、一般的に図7に示すような結果が知られている。

【0014】図7において、901で示す基準周波数のスペクトルアナライザ波形は、固有周波数でピークが立っているのに対して、902で示す周波数拡散されたクロックのスペクトルアナライザ波形は、周波数が発散するために積分されたようにピークレベルが低下している。その効果としては4~5dB位があり、条件次第では10dB以上のノイズ低減効果を期待できる。

【0015】図5において、周波数拡散回路102で周波数拡散されたクロックを駆動・制御クロック発生回路103に入力すると、この回路103から出力されるCCD駆動クロック、アナログ信号処理クロック等の各クロックは、全て周波数拡散されたクロックとして出力され、システム全体のノイズ低減効果が得られる。

【0016】次に、本発明で問題としている現象について説明する。図8は周波数拡散を用いたCCD駆動、及びサンプルホールド(S/H)等のアナログ信号系の動作を示したタイミングチャートである。上述したように、周波数拡散を用いることによって、CCD駆動クロックも周波数拡散周期に沿って周波数が図8(20.5)のように変調され、1画素毎に微少ながら出力信号幅が変化してくる。

【0017】さらに、CCD出力波形は、図示しない出力段転送クロック(Φ2B)や出力段の残留電荷リセットパルス(RS)のパルス幅や位相関係によって波形が変化してくるので、図8のCCD出力信号(201)に示すように、基準レベル、データレベル共に僅かながら波形が変化してくる。また、同様にCCD出力フィードスルー部(基準レベル)をサンプリングするS/H-Fパルス(202)やCCD出力データ部をサンプリング

するS/H-Dパルス(203)のパルス幅やサンプリング位置にも微妙な変化が生じる。このため、図示しないサンプルホールド回路の出力信号(204)は、周波数拡散周期に応答したビート信号が乗った信号となることがある。

【0018】この様子を解りやすく示したのが図9である。図9において、(301)は回路の同期信号となるH SYNCである。また、(302)(303)(304)はCCDラインセンサのアナログ出力信号をアナログ信号処理回路でサンプルホールドした出力結果であり、周波数拡散周期に沿ったビートノイズが乗っている。

【0019】また、周波数拡散回路102とH SYNC(301)との同期関係が取れていないと、(302)(303)(304)に示すようにビートノイズは流れていき、画像形成したときに、図4(701)の斜めの線で示すようなビートノイズを含んだ画像が形成される。

【0020】そこで、本発明の第1の実施の形態においては、ビートノイズを一定位置に固定し、固定ノイズパターン処理によるノイズ除去を実現するために、図1のように構成している。図1において、401は一定周波数で基準クロックを発振する発振器、402は周波数拡散回路で、発振器401で発生した基準クロックに周波数拡散処理を施したクロックを生成すると同時に、周波数変調周期同期信号を発生する。404は駆動・制御クロック発生回路であり、画像形成装置における後述するCCD405、アナログ信号処理回路406、A/D変換器407の制御クロック信号を生成する。

【0021】また、本実施の形態においては、上記制御クロックの主走査1ライン毎の同期信号である主走査同期信号H SYNCを、上記周波数変調同期信号の整数倍になるように、カウンタ等で発生を制御するようしている。

【0022】このような構成をとることにより、ビートノイズを主走査方向の一定位置に固定することができる。もちろん、H SYNCの周期と周波数変調同期信号の周期とが一致する場合には、上記カウンタは必要ない。また、H SYNCの周期が、周波数拡散回路402の周波数変調同期の整数倍になりさえすれば、ビートノイズを主走査方向の一定位置に固定することができるので、必ずしも周波数変調同期信号の発生は必要ではない。

【0023】図1において、405は複写機やイメージスキャナ、FAX等で用いられている原稿画像を読み取るラインイメージセンサとしてのCCDであり、駆動・制御クロック発生回路404で生成される駆動信号により駆動される。406はアナログ信号処理回路であり、CCD出力をサンプリングし、後段のA/D変換器407の入力レンジに合わせ込むためのオフセット制御、ゲイン制御を行っている。

【0024】アナログ信号処理回路406の出力信号には、上述したビートノイズが乗っており、この出力信号はそのままA/D変換器407を介してビデオデータに変換される。このビデオデータはラインメモリ408を介して補正メモリ409に移される。このとき、補正が必要であればそのままプリンタ制御部413に転送され、画像形成が行われる。

【0025】また、データ制御部410により補正データのデータ取りを行う必要がある場合には、公知のいわゆるシェーディング補正の方法に従って、まず、装置の原稿を照射する図示しない光源を消灯した上で、転送部411を介して補正メモリ409にビートノイズデータの保存が行われる。さらに、上記光源を点灯した上で、白基準板に対するビートノイズデータの保存が行われる。

【0026】ノイズデータが保存されると、通常のコピー・ケンスに沿って、ビデオデータに対して補正メモリ409内部で補正処理が行われ、ビートノイズを除去した画像信号がプリンタ制御部413に送られる。これによって、図7(702)に示すようなビートノイズを除去した出力画像を得ることができる。

【0027】上記の制御による動作イメージを図2に示す。少なくとも1画面走査の間、周波数拡散の主走査方向の位置における位相が同じであるため、ビートノイズの主走査方向の発生位置は固定している。このため、図1の構成ではサンプルホールド後の出力信号は副走査方向に同位相で繰り返し出力されることになる。

【0028】図2において、(502)はH SYNC、(502)はアナログ信号信号処理回路406の出力信号、(503)は補正データ取り込み時に補正データ部412に保存されるビートノイズデータに相当する。

【0029】以上により、補正メモリ409でビートノイズが補正されることによって、図2の(504)に示すように、ノイズ分を除去した画像信号を得ることができる。

【0030】図3は上記の一連の動作を示すフローチャートである。図3において、ステップS601(以下、ステップ略)で、電源を投入してシステムを立ち上げ、S602でコピースタートを操作し、これと連動してCCD周辺部の回路系をコピー可能な状態にする。通常、CCD等は自己発熱による昇温対策として、スタンバイ状態では電源及び駆動クロックを動作しない状態に制御している。

【0031】次に、S603でCCD405をONにすると、そのタイミングで駆動クロックがアクティブとなり、S604で周波数拡散回路402のON、S605で駆動・制御クロックの出力を開始する。実際には、CCDの電源投入駆動が開始してから出力が安定するまで所定の立ち上げ時間が掛かるため、S607でタイマによりウエイトを掛け、ウエイト終了後にS608で補正

データの取り込みを行う。

【0032】このとき光源は消灯状態で、基準となる黒レベルに乗っているピートノイズのサンプリングを行うことになる。ピートノイズ補正データが取り終わると、S609で光源を点灯し、S610で基準となる白基準板を読み取り、白レベルに乗っているピートノイズのサンプリングを行う。

【0033】その後、S611で通常の原稿読み取り動作に沿って原稿画像をライン毎に読み取り、ライン毎にデータを補正した後、S612で画像形成部に伝送する。これによって良好な画像データを得ることができ。上記の一連の動作によって、周波数拡散が原因で発生する図4(701)のようなピートノイズが除去され、(702)に示すような良好な画像を得ることができる。

【0034】次に、本発明の第2の実施の形態について図10を用いて説明する。尚、図10においては、図1と対応する部分には同一番号を付して重複する説明は省略する。図10は、図1に対して変調周期算出設定部403を追加したものである。この変調周期算出設定部403は、CPUなどで構成されるものであり、レジスタ等で設定することにより、周波数拡散回路402の周波数変調周期を変更することができるようしている。

【0035】上記第1の実施の形態による図1の構成の場合、周波数拡散回路402は固定されており、周波数変調周期の長さの整数倍でしか、HSYNCの周期が変えられなかつたが、図10のように構成することにより、主走査同期信号HSYNCの周期の設定を柔軟に変更することができるようになる。

【0036】これにより、例えば、スキャンスピードを柔軟に変更できるスキャナを構成することができる。また、一分間当たり複写枚数の異なる複写機に対しても、同じ基板を共通に使用できるため便利である。さらに、照明光源の光量が減った場合、HSYNCを伸ばすことにより、S/Nを落とすことなく、画像読み取りが可能となる等の効果が得られる。

【0037】以上のような様々な効果を、本発明の趣旨であるピートノイズを主走査方向の一定位置に固定して、固定ノイズパターン処理によるノイズ除去を実現しながら得ることができる。

【0038】次に、本発明の第3の実施の形態としての記憶媒体について説明する。上述した図1、図10のシステムはハードウェアで構成することもできるが、CPUとメモリを有するコンピュータシステムで構成することもできる。コンピュータシステムで構成する場合は、上記メモリは本発明による記憶媒体を構成する。この記憶媒体には、上記各実施の形態及びフローチャートで説明した処理を実行するためのプログラムが記憶される。

【0039】また、この記憶媒体としては、ROM、R

AM等の半導体メモリ、光ディスク、光磁気ディスク、磁気記憶媒体等を用いてよく、これらをCD-ROM、FD、磁気カード、磁気テープ、不揮発性メモリカード等に構成して用いてよい。

【0040】従つて、この記憶媒体を図1、図10によるシステム以外の他のシステムあるいは装置で用い、そのシステムあるいはコンピュータがこの記憶媒体に格納されたプログラムコードを読み出し、実行することによっても、上記各実施の形態と同等の機能を実現できると共に、同等の効果を得ることができ、本発明の目的を達成することができる。

【0041】また、コンピュータ上で稼働しているOS等が処理の一部又は全部を行う場合、あるいは記憶媒体から読み出されたプログラムコードが、コンピュータに挿入された拡張機能ボードやコンピュータに接続された拡張機能ユニットに備わるメモリに書き込まれた後、そのプログラムコードの指示に基づいて、上記拡張機能ボードや拡張機能ユニットに備わるCPU等が処理の一部又は全部を行う場合にも、上記各実施の形態と同等の機能を実現できると共に、同等の効果を得ることができ、本発明の目的を達成することができる。

【0042】

【発明の効果】以上説明したように、本発明によれば、周波数拡散されたクロックをCCD出力信号等のアナログ信号の処理に用いた場合に発生する周波数拡散周期に対応したピートノイズを除去することができる。これによって、放射ノイズの低減効果を維持しながら、読み取り画像データのクオリティを維持した高品位な画像形成を実現することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態による画像形成装置の構成を示すブロック図である。

【図2】ピートノイズ除去のイメージを示すタイミングチャートである。

【図3】本発明の第1の実施の形態によるピートノイズ除去の動作を示すフローチャートである。

【図4】ピートノイズ改善効果を示す構成図である。

【図5】画像形成装置における一般的な周波数拡散部の構成を示すブロック図である。

【図6】一般的な周波数拡散部の動作を示すタイミングチャートである。

【図7】周波数拡散による放射ノイズ低減効果を示す特性図である。

【図8】周波数拡散をアナログ信号処理に用いた場合のイメージを示すタイミングチャートである。

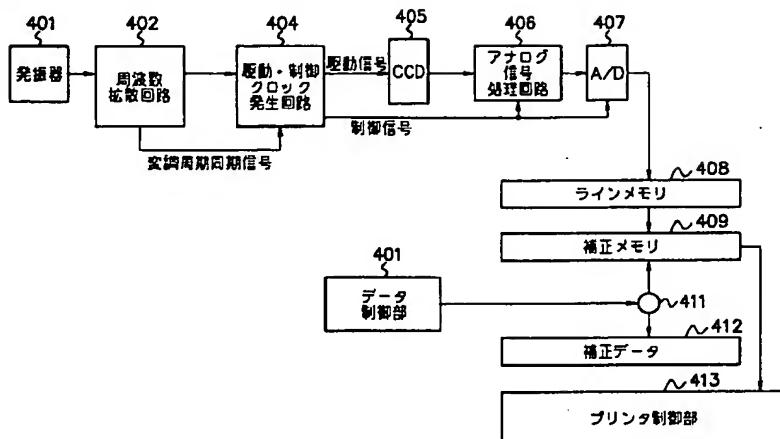
【図9】周波数拡散によるピートノイズ発生のイメージを示すタイミングチャートである。

【図10】本発明の第2の実施の形態による画像形成装置の構成を示すブロック図である。

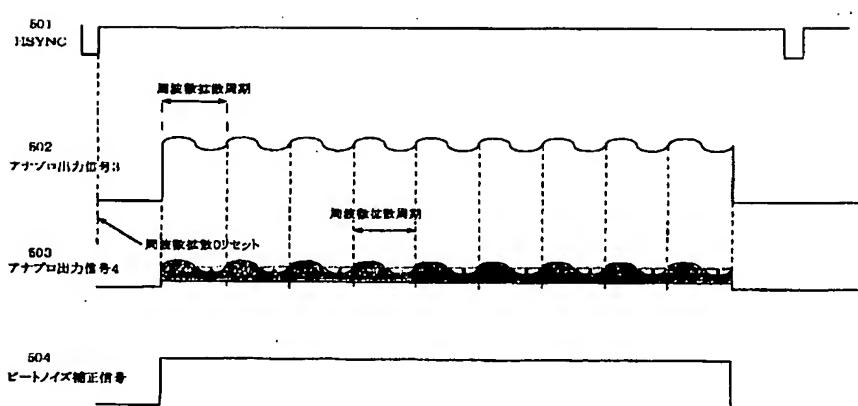
【符号の説明】

- 401 発振器
 402 周波数拡散回路
 403 变調周期算出設定部
 404 駆動・制御クロック発生回路
 405 CCD (ラインイメージセンサ)
 406 アナログ信号処理回路
 407 A/D変換器
 408 ラインメモリ
 409 補正メモリ
 410 データ制御部
 411 転送部
 412 補正データ
 413 プリンタ制御部

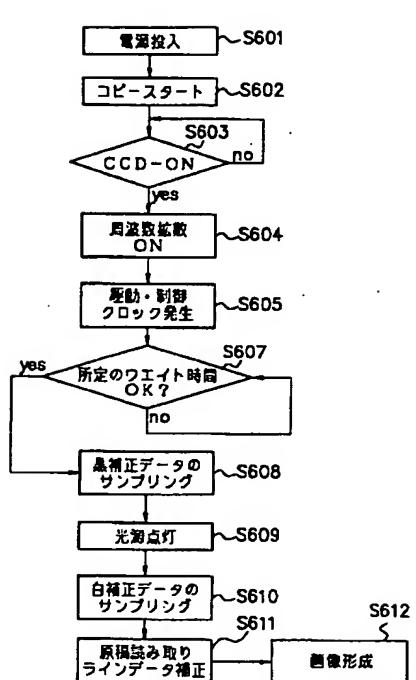
【図1】



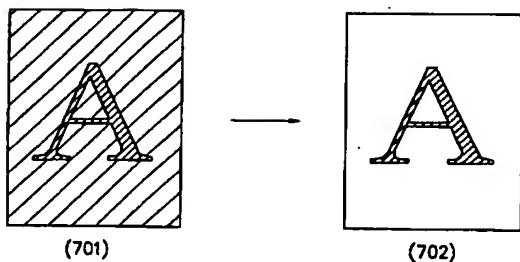
【図2】



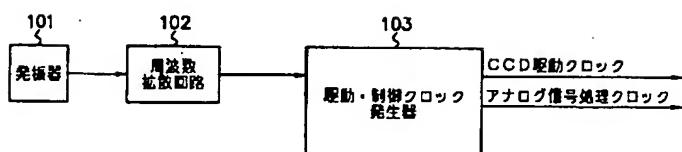
【図3】



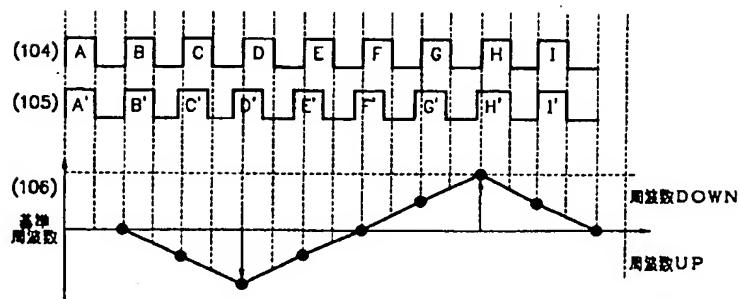
【図4】



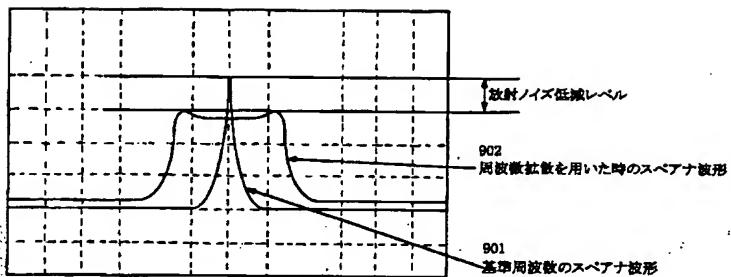
【図5】



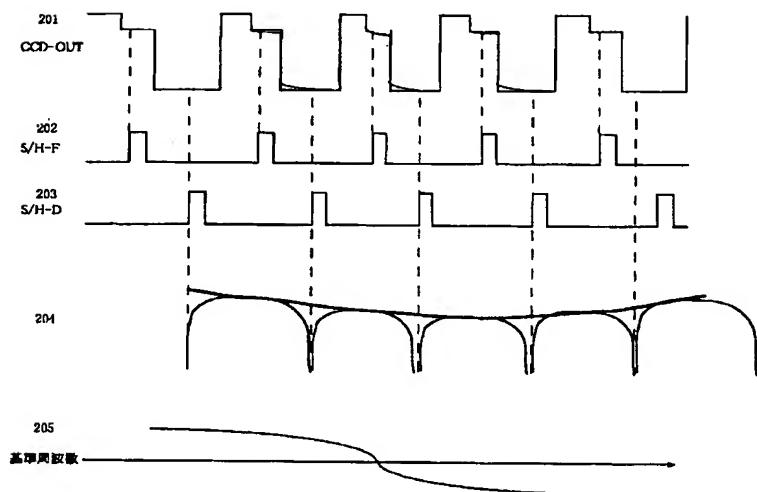
【図6】



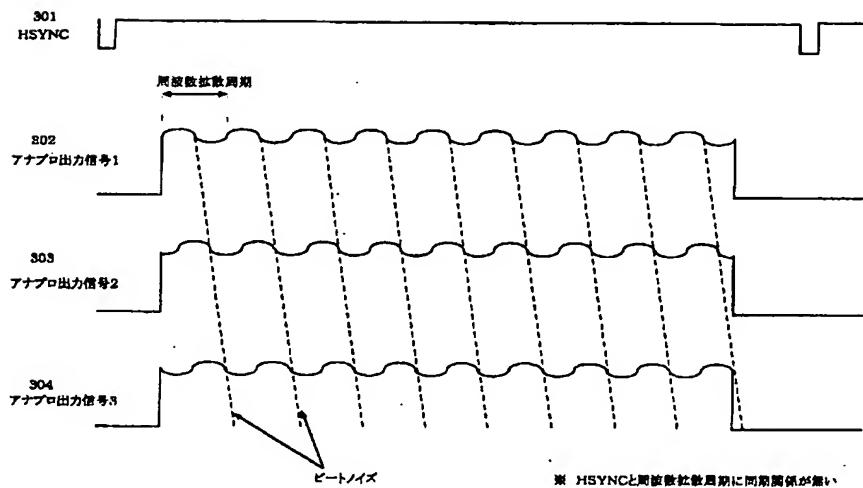
【図7】



【図8】



【図9】



【図10】

